

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-244466

(P2001-244466A)

(43) 公開日 平成13年9月7日(2001.9.7)

(51) Int.Cl. ⁷	識別記号	F I	テバコ ⁸ (参考)
H 01 L 29/786		G 02 F 1/1343	2 H 09 2
G 02 F 1/1343		G 09 F 9/30	3 3 8 4 M 1 0 4
1/1368		H 01 L 21/288	N 5 C 0 9 4
G 09 F 9/30	3 3 8	29/78	6 1 2 C 5 F 0 3 3
H 01 L 21/288		G 02 F 1/136	5 0 0 5 F 1 1 0
審査請求 未請求 請求項の数 9 O.L (全 12 頁) 最終頁に続く			

(21) 出願番号 特願2000-53809(P2000-53809)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(22) 出願日 平成12年2月29日(2000.2.29)

(71) 出願人 593174641

メルテックス株式会社

東京都中央区東日本橋2丁目28番5号

(72) 発明者 和泉 真弘

大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

(74) 代理人 100062144

弁理士 背山 俊 (外1名)

最終頁に続く

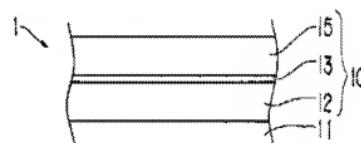
(54) 【発明の名称】 金属配線およびその製造方法およびその金属配線を用いた半導体トランジスタおよび表示装置

(57) 【要約】

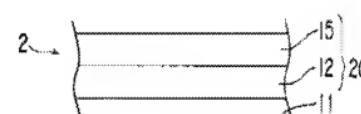
【課題】 Niメッキ膜厚を薄くしても、Cu/Ni膜または、Cu/Au/Ni膜の表面にフクレ不良が発生しない金属配線の構造を提供する。

【解決手段】 この金属配線1は、無電解メッキによって形成されたNi膜12上に、順に、Au膜13とCu膜15が無電解メッキによって積層されたCu/Au/Ni膜構造において、Ni膜12のリン含有率xが、1.0wt%以下と1.5wt%である。このNi膜12のリンの含有率xが1.0~1.5wt%のいわゆる高含リンタイプのNi膜12は、膜厚0.1μm以上の条件下で、緻密で平滑な膜を形成することが実験によって判明した。

(A)



(B)



【特許請求の範囲】

【請求項 1】 無電解メッキによって形成されたニッケル(Ni)膜上に、金(Au)膜と銅(Cu)膜との積層膜または鋼(Cu)膜が無電解メッキによって積層されたメッキ構造の金属配線において、上記ニッケル(Ni)膜のリン含有率xが、
1.0wt%≤x≤1.5wt%

であることを特徴とする金属配線。

【請求項 2】 請求項1に記載の金属配線において、上記金(Au)膜の厚みyが、
0.005μm≤y≤0.05μm

であることを特徴とする金属配線。

【請求項 3】 請求項1に記載の金属配線において、上記メッキ膜の総厚みzが、
0.2μm≤z≤1μm

であることを特徴とする金属配線。

【請求項 4】 請求項1乃至3のいずれか1つに記載の金属配線を走査線または信号線に用いたことを特徴とする表示装置。

【請求項 5】 請求項1乃至3のいずれか1つに記載の金属配線をゲート電極とし、このゲート電極上に、順次、ゲート絶縁膜、半導体膜、ソース・ドレイン電極が形成された構造を有することを特徴とする薄膜トランジスタ。

【請求項 6】 請求項5に記載の薄膜トランジスタを備えたことを特徴とするアクティブラチクス型の表示装置。

【請求項 7】 表示装置を構成するガラス基板上にドライパルス1がCOG実装されており、請求項1乃至3のいずれか1つに記載の金属配線を、上記ガラス基板上に形成される上記ドライパルス1の入出力配線として用いたことを特徴とする表示装置。

【請求項 8】 絶縁基板上に所定の配線形状を有する酸化膜を形成する工程と、
上記酸化膜上に選択的にメッキ触媒を付与する工程と、
上記酸化膜上に選択的に請求項1乃至3のいずれか1つに記載の金属配線を成膜する工程とを、少なくとも備えたことを特徴とする金属配線の製造方法。

【請求項 9】 絶縁基板上にメッキ触媒を含有する感光性材料を塗布する工程と。

光または紫外線照射により上記メッキ触媒を所定の配線形状に析出させる工程と。

請求項1乃至3のいずれか1つに記載の金属配線を、上記触媒析出領域に選択的に成膜する工程とを少なくとも有することを特徴とする金属配線の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、液晶表示装置(LCD)、フィールドエミッション表示装置(FED)、電気泳動表示装置(EPD)、プラズマ表示装置(PDP)、エ

レクトロクロミック表示装置(ELCD)、エレクトロルミネッセンス表示装置(ELD)などのフラットパネルディスプレイや、アクティブラチクス基板を用いたフラットパネル型イメージセンサ、セラミック基板を用いたプリント配線基板、その他各種の分野で用いられる金属配線およびその製造方法さらにはその金属配線を用いた薄膜トランジスタおよび表示装置に関する。

【0002】

【従来の技術】 通常、液晶表示装置(LCD)に代表されるフラットパネルディスプレイでは、一对の基板の間に液晶などの表示材料が挟持され、この表示材料に電圧を印加する駆動方式が採用される。ここで、少なくとも一方の基板には、導電材料から電気配線が配列されている。

【0003】 例えば、アクティブラチクス駆動型LCDの場合、表示材料を挟持する一对の基板の内、一方の基板(アクティブラチクス基板)上には、ゲート電極とデータ電極がマトリクス状に記録されるとともに、その交差部毎に薄膜トランジスタ(TFT)と箇素電極が記録されている。通常、このゲート電極やデータ電極はTa、Al、Moなどの金属材料から形成されており、スパッタ法などの乾式成膜法によって成膜されている。

【0004】 ところで、このようなフラットパネルディスプレイにおいて、大面積化、高精細化を図ろうとした場合、駆動周波数が高まるとともに、電気配線の抵抗や寄生容量が増大することに起因して、駆動信号の遅延が大きな問題となってくる。

【0005】 そこで、この駆動信号の遅延問題を解決するために、従来の記録材料であるAl(パルク抵抗率2.7μΩ·cm)、α-Ta(パルク抵抗率1.3~1.5μΩ·cm)、Mo(パルク抵抗率5.8μΩ·cm)の代わりに、より電気抵抗の低いCu(パルク抵抗率1.7μΩ·cm)を配線材料に用いる試みがなされている。例えば、「Low Resistance Copper Address Line For TFT-LCD」(Japan Display '89 p.498-501)において、ゲート電極材料にCuを用いたTFT-LCDの検討結果が開示されている。この文献によれば、スパッタ法で成膜したCu膜は、下地ガラス基板との密着性が悪いため、下地にTaなどの金属膜を介在させることで密着性の向上を図る必要があることが明記されている。

【0006】 しかしながら、上記のCu配線構造は以下のようないくつかの問題を抱えている。

【0007】 すなわち、低抵抗化を目的としたCu膜と、このCu膜の密着性を向上させることを目的とした下地金属膜Taの両者をスパッタなどの真空成膜装置で形成する場合、Cu膜と下地金属膜Taに対して個別の成膜工程が必要となり、プロセスが増加し、コストアップにつながる。また、Cu膜と下地金属膜に対して、個別のエッチングプロセスが必要になり、プロセスが増加してコストアップにつながる。さらに、上記Cu配線構

造では、ディスプレイの大面積化すなわち成膜面積の大面積化に伴い、真空成膜装置やエッチング装置の大型化が必要となるため、生産コストの増大を招いてしまう。

【0008】このため、真空成膜装置を必要とせず、安価な装置で成膜が可能な湿式メッキ技術によるCu記録製造技術の確立が望まれている。

【0009】一方、スパッタ法等の真空成膜プロセスを使わずにメッキ成膜技術を用いてCu記録を形成する方法が、特開平2-83533に開示されている。ここでは、下地のITO膜上に無電解メッキによって、順次、Ni膜とAu膜を形成し、更にその上に無電解メッキによってCu膜を形成する。これにより、Cu/Au/Ni構造構成の電気記録を実現している。

【0010】このような形成方法を採用する理由は、ITO膜(酸化膜)表面に、メッキによってCu膜を成膜しようととした場合、Cu膜だけでは十分な密着性が得られないで、Cu膜を成膜する前に下地と密着性の劣れたNi膜を介在させることが有効であるからである。

【0011】また、図8に示すように、この無電解Ni膜101の上に、直接に無電解Cuメッキを行なうと、Ni膜101のビンホール103を通してCuメッキ液が浸透し、Ni膜101がガラス基板106上の下地ITO膜105との界面から剝離するいわゆる「フレ」不良が発生し易いといった問題が発生する。

【0012】そこで、特開平2-83533では、Ni膜の厚みを、0.4μm以上に形成し、更に、塗装メッキによって、Ni膜の表面に、厚さ0.1μm以上のAu膜を形成した後、最後に、無電解メッキによってCu膜を0.8μm以上の厚みで形成するといった方法を探用している。これにより、Ni膜のビンホールを無くしCuメッキ後のフレ不良を解決している。

【0013】【発明が解決しようとする課題】ところで、上記した特開平2-83533の構成では、上述のように、Cu/Au/Niメッキ膜の純厚みが、必然的に1μm以上になってしまふ。この特開平2-83533では、Cu/Au/Niメッキ膜を液晶表示装置(LCD)の周辺端子部へ適用することを前提としていたため、メッキの純膜厚に対する制限が無く、メッキ膜の純厚みを1μm以上に形成しても何ら問題は生じなかつた。

【0014】しかしながら、上述のCu/Au/Niメッキ膜を、液晶表示装置(LCD)の液晶パネル内に存在するバスライン(信号線や走査線)に適用しようとした場合には、次のような不具合が発生する。

【0015】すなわち、バスラインの段差が1μm以上ある場合、その段差部分が液晶層の配向状態に悪影響を与えることがある。また、上記メッキ記録線上に別の記録が交差するデバイス構造を有する場合、その段差部分で上層の記録が断線不良を生じる確率が高くなる。

【0016】したがって、Cu/Au/Niメッキ膜を液

晶表示装置のバスラインに適用しようとした場合、メッキ膜の純厚みは、1μm以下、好みくは0.5μm以下に抑えることが望まれる。なお、このとき、Cu/Au/Ni構造のメッキ配線では、Cu膜が配線の電気的性能を支配しているのに対し、Ni膜は下地との密着性を確保する役目を担っているに過ぎない。したがって、Cu/Au/Niメッキ膜の純厚を薄くしようとした場合、配線の電気特性を保つためには、Ni膜を薄くすることが重要となる。

【0017】しかしながら、前記特開平2-83533に記載の金属記録の場合、上述のように、フレ不良を解決するために、Ni膜の厚みを0.4μm以上に設定しなければならず、このことが、メッキ純厚みを薄くしたいといった要求に対する大きな弊害になっていた。

【0018】そこで、この発明は、Niメッキ膜厚を薄くしても、Cu/Ni膜または、Cu/Au/Ni膜の表面にフレ不良が発生しない金属配線の構造を提供することを目的とする。

【0019】

【課題を解決するための手段】上記目的を達成するため、この発明の金属記録は、無電解メッキによって形成されたNi膜上に、金(Au)膜と銅(Cu)膜との積層膜または鋼(Cu)膜が、無電解メッキによって積層されたメッキ膜構造の金属記録において、上記Ni膜のリン含有率xが、 $1.0 \text{ wt\%} \leq x \leq 1.5 \text{ wt\%}$ であることを特徴としている。

【0020】この発明は、次の実験事実に基いて発明された。

【0021】すなわち、次亜リン酸塩を還元剤に用いた一般的な無電解Niメッキの場合、析出膜は、一般に、Ni(ニッケル)とP(リン)の共析膜になるが、リンの含有率xが $1.0 \sim 1.5 \text{ wt\%}$ のいわゆる高含リンタイプのNi膜は、純厚0.1μm以上の条件下で、緻密で平滑な膜を形成することが後述する実験によって判明した。これは、リンの含有率が 8 wt\% 以上になると、Ni膜がアモルファス状態で析出するため、結晶化境界に発生するビンホールが発生し難いためと思われる。ただし、純厚0.1μm未満の場合は、Ni膜の疊状態が顕著になるので膜質が良くない。

【0022】そして、この得られたNi膜上に、Cu膜やCu/Au膜を成膜しても従来のようなフレ不良はほとんど発生しなかつた。

【0023】したがって、本構造のNi膜を用いて、Cu/Ni構造や、Cu/Au/Ni構造のメッキ膜を形成することが可能になり、メッキ純厚の低減が容易になった。

【0024】また、一実施形態の金属記録は、上記Cu膜の厚みyが、 $0.005 \mu\text{m} \leq y \leq 0.5 \mu\text{m}$ である。

【0025】この実施形態では、高含リンタイプのNi

膜を用いているから、表面が平滑で緻密なNi膜が得られる。したがって、このNi膜上に形成するAu膜を、最薄で0.005μmまで薄くした。一方、プロセスマージンを考慮してAu膜を0.005μm以上に設定することも可能であるが、Auメッキ液のコストを考慮すると、0.05μm以下に抑制することが望ましい。この実施形態の金属配線によれば、総厚が薄く、段差が小さくなるから、液晶パネル内の信号線や走査線として採用用することが可能となる。

【0026】また、他の実施形態の金属配線は、上記メッキ膜の総厚みzが、 $0.2\mu\text{m} \leq z \leq 1\mu\text{m}$ である。

【0027】この実施形態では、Cu/Au/Niのメッキ膜の総厚みzを0.2μm以上に設定したので、Ni膜が最も薄い。0.1μmの場合でもCu膜の厚みが、0.1μmの厚みに確保できる。したがって、電気配線としての最薄限の電気特性(シート抵抗率)を確保できる。

【0028】また、Cu/Au/Niメッキ膜の総厚みを、1μm以下に設定したので、上記メッキ膜をLCDのバスラインに用いた場合、上記バスラインの段差部分が液晶層の記憶状態に与える影響を無くすことが可能になる。さらに、上記バスライン上に別の配線が交差するデバイス構造を有する場合でも、その段差部分で上層の配線が断続する確率を低減できる。

【0029】また、一実施形態の表示装置は、上記金属配線を、走査線または信号線に用いた。

【0030】したがって、この実施形態の表示装置によれば、真空成膜装置を必要とせず、安価な装置でバスライン(走査線や信号線)の形成が可能となる。また、無電解メッキを用いた成膜を採用するので、大面积基板に対しても均一な厚みの膜を容易に成膜できる。一般的に、Cu膜は、ドライエッチングが困難であり、ウェットエッチングの場合もエッチング精度の向上が困難といった問題を有しているが、この発明の金属配線は、下地のNi膜パターン(あるいはAu/Niパターン)上に選択的にCu膜を成膜することができる。したがって、Cu膜のバーニング(エッティング)が不要であり、Cu配線を容易に実現できる。

【0031】したがって、この実施形態によれば、製造コストが安価で、かつ、Cu配線の適用により高性能化が可能な表示装置を実現できる。

【0032】また、他の実施形態の薄膜トランジスタは、上記金属配線をゲート電極とし、上記金属電極上に、順次、ゲート絶縁膜、半導体膜、ソース、ドレイン電極が形成された構造を有する。

【0033】また、一実施形態のアクティブライタクス型の表示装置は、上記実施形態の薄膜トランジスタを備えた。

【0034】したがって、この一実施形態のアクティブライタクス型の表示装置では、請求項4に記載の表示装

置と同様に、表示装置に用いる TFT 素子を安価に製造でき、更に、上記 TFT 素子を用いたアクティブライタクス基板の表示装置を安価に製造できる。

【0035】また、請求項7の発明の表示装置は、表示装置を構成するガラス基板上にドライバLSIがCOG(Chip on glass)実装されており、請求項1乃至3のいずれか1つに記載の金属配線を、上記ガラス基板上に形成される上記ドライバLSIの入出力配線として用いたことを特徴としている。

【0036】この請求項7の表示装置によれば、ドライバ入出力配線として、請求項1~3に記載の金属配線を用いているので、表示装置が大面積化するに伴って、表示装置の周辺に形成されるドライバ入出力配線を低抵抗化する必要が生じた場合に対応して、ドライバ入出力配線を容易に低抵抗化できる。

【0037】また、請求項8に記載の金属配線の製造方法は、絶縁基板上に所定の配線形状を有する酸化膜を形成する工程と、上記酸化膜上に選択的にメッキ触媒を付与する工程と、上記酸化膜上に選択的に請求項1乃至3のいずれか1つに記載の金属配線を成膜する工程とを、少なくとも備えたことを特徴としている。

【0038】この請求項8の発明の製造方法によれば、ガラス基板上に酸化膜(代表的な例としてはITO膜)のパターナーが設けられた基板に対し、上記酸化膜上にのみ選択的にPd(パラジウム)などのメッキ触媒を付与する。この結果、上記請求項1乃至3のいずれかに記載の金属配線を、上記酸化膜上にのみ選択的に形成できる。したがって、下地の酸化膜が所定の配線形状にバーニングされいれば、メッキ膜をバーニングする必要が無く、簡単に金属配線を得ることができる。

【0039】また、請求項9の発明の金属配線の製造方法は、絶縁基板上にメッキ触媒を含有する感光性材料を塗布する工程と、光または紫外線照射により上記メッキ触媒を所定の記録形状に析出させる工程と、請求項1乃至3のいずれか1つに記載の金属配線を、上記触媒析出領域に選択的に成膜する工程とを少なくとも有することを特徴としている。

【0040】この請求項9の発明では、ガラス基板上に、メッキ触媒を含有する感光性材料を塗布し、光または紫外線照射によって上記メッキ触媒を所定の記録形状に析出させることで、ガラス基板上の所定の場所に選択的にPd(パラジウム)などのメッキ触媒を析出させることができる。この結果、請求項1乃至3のいずれか1つに記載の金属配線を上記触媒領域上にのみ選択的に形成することができる。したがって、下地の触媒が所定の記録形状にバーニングされれば、メッキ膜をバーニングする必要が無く、簡単に金属配線を得ることができる。

【0041】
【発明の実施の形態】以下、この発明の実施の形態につ

いて図面を参照しながら説明する。

【0042】図1(A)に、この発明の金属配線の第1実施形態の断面構造を示す。この第1実施形態の金属配線1は、無電解選択メッキによるCu/Au/Ni積層膜10によって構成される。このCu/Au/Ni積層膜10は、下地層11上に順に形成された無電解Niメッキ膜12、無電解(置換)Auメッキ膜13、無電解Cuメッキ膜15からなる。

【0043】また、図1(B)に、第2実施形態の金属配線2は、Cu/Ni積層膜20によって構成される。

【0044】この第1、第2実施形態では、上記Ni膜12のリン含有率xが、10wt%以上で15wt%である次亜リン酸塩を還元剤に用いた一般的な無電解Niメッキの場合、析出膜は、一般的Ni(ニッケル)とP(リン)の共析膜になるが、リンの含有率xが10~15wt%のいわゆる高含リンタイプのNi膜12は、膜厚が0.1μm以上の条件下で、緻密で平滑な膜を形成することが後述する実験によって判明した。これは、リンの含有率xが8wt%以上になると、Ni膜12がアモルファス状態で析出するため、結晶粒境界に発生するビンホールが発生し難いためと考えられる。ただし、上記膜厚が0.1μm未満の場合は、Ni膜12の疎状態が顯著になるため膜質が良くない。そして、この得られたNi膜12上に、Cu膜15やCu/Au膜13、15を成膜しても従来のようなフクレ不良はほとんど発生しなかった。

【0045】したがって、本構造のNi膜12を用いることで、厚さ0.4μm未満のNi膜12を用いて、図1(B)に示すCu/Ni構造や、図1(A)に示すCu/Au/Ni構造のメッキ膜を形成することが可能になり、メッキ膜の低減が容易になった。

【0046】また、図1(A)に示すCu/Au/Ni構造の金属配線1は、上記Au膜13の厚みyが、0.005μmより0.05μmである。この金属配線1では、前述したように、高含リンタイプのNi膜12を用いているから、表面が平滑で緻密なNi膜12が得られ

る。したがって、このNi膜12上に形成するAu膜13を、最薄で0.005μmまで薄くした。一方、プロセスマージンを考慮してAu膜を0.005μm以上に設定することも可能であるが、Auメッキ液のコストを考えると、0.05μm以下に抑制することが望ましい。この金属配線1によれば、総厚が薄く、段差が小さくなるから、液晶パネル内の信号線や走査線として採用することが可能となる。

【0047】以下に、この発明および実施形態の基礎となつた実験について説明する。

【0048】一般に、次亜リン酸塩を還元剤とする無電解Ni膜は、メッキ液の組成やメッキ条件によって2~15wt%のリングが共折することが知られている。

【0049】そこで、今回、次亜リン酸塩を還元剤とする種々のNiメッキ浴を用いて、リン含有率の異なる複数のNi膜を作成した。そして、この複数のNi膜の表面形状をAFMで観察し、フクレ不良の原因となるNi膜のビンホール発生状況を比較した。この結果、Ni膜中のリンの含有率が10~15wt%の高含リンタイプのNi膜は、リンの含有率が5~8wt%の中含リンタイプのNi膜に比べて、緻密で平滑な疎状態を有していることが判明した。また、リンの含有率が10~15wt%の高含リンタイプのNi膜は、Ni膜厚を0.1μmまで薄くしても緻密な膜が得られることが判明した。なお、リンの含有率が10~15wt%の高含リンタイプのNi膜を用いても、Ni膜厚が0.1μm未満になると膜が疎状態になりビンホールが急激に増加する傾向が見られた。

【0050】次に、リン含有率の異なる3種の代表的なNi膜を用いて、そのNi膜上にCu膜をメッキした場合と、Cu/Au膜をメッキした場合のフクレ不良発生状況を確認してみた。この結果を、表1および表2に示す。

【0051】

【表1】Cu/Niメッキ成膜時のリン含有率とフクレ不良の関係

純含リン タイプ	中含リン タイプ	高含リン タイプ	
Ni膜中のリン含有率(wt%)	2~4	5~8	10~15
Niメッキ後の表面状態 (例)Ni膜の厚さ0.2μm	ビンホール 多孔	ビンホール 多孔	緻密
Cuメッキ後のフクレ不良 発生状況 (例)Cu膜の厚さ0.2μm	多孔発生	多孔発生	僅か

【0052】

【表2】Cu/Au/Niメッキ成膜時のリン含有率とフクレ不良の関係

	低含リン タイプ	中含リン タイプ	高含リン タイプ
Ni膜中のリン含有率(wt %)	2~4	5~8	10~15
Niメッキ膜の表面状態 (条件)Niの厚さ0.2μm	ピノホール 多数	ピノホール 多数	無
Cuメッキ後のワケン不良 発生状況 (条件)Auの厚さ0.01μm Cuの厚さ0.2μm	多発生 多発生	多発生 多発生	無

【0053】このように、リンの含有率が10~15wt%の高含リンタイプのNi膜を用いることで、Cu/Au/Ni積層膜構造において、フクレ不良を大幅に改善できることが判明した。ところで、リンの含有率が10~15wt%の高含リンタイプのNi膜が緻密に形成される原因としては、リン含有量が8~10wt%以上ではNi膜が非晶質として析出するために結晶粒間の隙間が発生しにくいと考えられる。さらには、リン含有量が7wt%以上のNi膜では比較的小さな内部応力しか認められないとや、リン含有量が高いメッキ浴を用いると、メッキ液の析出速度が遅くなるので、緻密な膜が得られ易いことなどが考えられる。

【0054】ちなみに、リン含有量が15wt%を超えると、Ni膜の内部応力が増加することや、次工程のAu置換メッキレートが著しく劣化するなどのデメリットが発生する。したがって、Ni膜中のリン含有率の上限は15wt%に設定した。

【0055】なお、析出したNi膜中のリンの含有率は、メッキ処理中のpH、選元剤濃度、温度などの条件によって左右されるので、リン含有率を11~13wt%に設定してプロセスマージンを確保しておくことが好ましい。

【0056】また、Cu/Au/Ni積層膜構造の場合、Ni膜面に存在しているピンホールを埋める目的と、Ni膜表面の酸化を防ぐ目的で、Ni膜表面に置換Auメッキを施してから、その上に無電解Cuメッキを行なう構成になっている。この構成では、リンの含有率が10~15wt%の高含リンタイプNi膜を用いた場合、Ni膜に極微細なピンホールしか存在しないから、最低0.005μmの厚さでAuを置換メッキするだけでも、フクレ不良対策として十分な効果を発揮することが確認された。なお、プロセスマージンを考慮してAu膜を0.005μm以上の厚みでメッキを行なうことは構わないが、Auメッキ液のコストが高いことを考慮すると、Auの厚みは0.05μm以下に抑制しておくことが望ましく、好ましくは0.01~0.02μmに設定すると良い。

【0057】以下、この発明の金属配線の製造方法的具体的な実施例を説明する。

【0058】

【実施例】【第1実施例】図2に、この発明の金属配線の製造方法の第1実施例で作製した金属配線の構造断面を示す。この第1実施例で作製された金属配線は、絶縁基板としてのガラス基板51上にパターン形成されたITO膜52上に、無電解メッキによってCu/Au/Ni積層膜が無電解メッキによって形成されている。この形成の手順を以下に説明する。

【0059】*【工程1】*まず、ガラス基板(コーニング社製の#1737)51の表面をアルカリや酸、あるいは有機溶剤を用いて脱脂洗浄を行なう。このとき、超音波洗浄を併用すると効果的である。そして、ガラス基板51の表面にスパッタ蒸着法、EVD蒸着法、ルールガ法等によって、ITO膜52を記録下地層として約0.05μmの厚みに形成する。なお、この記録下地層はITO膜52に隣接するものではなく、SnO₂等他の酸化膜を用いても構わない。そして、上記ITO膜52を所定の記録形状にバーニングする。

【0060】このバーニングの方法としては、フォトリソグラフィなどの技術によってITO膜52上に所定のパターンのレジストを形成し、ウェットエッチングやドライエッチングによって不要なITO膜を除去する方法が一般的である。例えば、ITOのエッチングには、HBrや塩化第二鉻水溶液を用いることができる。また、SnO₂のエッチングには、(亜鉛触媒)+(塩酸)を用いることができる。

【0061】*【工程2】*次に、上記パターン化されたITO膜(記録下地層)52上に、選択的にメッキ触媒を付与する。一般的な手法としては、まず、フッ化物含有溶液でITO膜52の表面を僅かに粗化する。その後、塩化パラジウム溶液に浸漬して活性化処理(アクティベーティング処理)を行なうことで、ITO膜52上にのみ無電解メッキの触媒となるPd触媒が析出する。

【0062】市販の触媒付与剤を用いる場合は、例えば、メルテックス社製のエンブレートアクティベーター440を30mL/Lに希釈し、1NのKOH水溶液で

pH 5.5に調整した溶液に、ITO膜5.2のパターン付きの基板5.1を約5分間浸漬させ、その後、上記基板5.1を純水で洗浄すると良い。

【0063】<工程3>次に、前工程でPd触媒が付与されたITO膜5.2上にのみ、無電解メッキによってNi膜5.3を選択的に成膜する。具体的には、Ni塗化物、錯化剤、還元剤(次亜リン酸塩)を主成分とする無電解Niメッキ液を用いて、Ni膜5.3を約0.2μmの厚みで成膜する。これにより、ITO膜5.2のパターン上のみに選択的にNi膜5.3を成膜できる。このとき、析出するNi膜5.3が、10~15wt%のリンを含有するようなメッキ浴を選定して使用する。例えば、メルテックス社製のマルブレートITO-NI-B66を用い、70°C、pH 4.5に調整した溶液に、ITO膜5.2によるパターン付きの基板5.1を約7分間浸漬させることで、リン含有率が約1.2%の緻密なNi膜5.3が、約0.2μmの厚みで析出する。その後、Ni膜5.3の密着性を向上させるために、250~270°Cで30分のアニール処理を行なう。なお、このアニール処理は、次工程のAuメッキ後に行なっても構わない。

【0064】<工程4>次に、前工程で得られたNi膜5.3の表面に、耐食性金属であるAuを置換メッキによって、0.02μmの厚みで成膜する。例えば、メルテックス社製のマルブレートAU-U-601を用い、90°C、pH 4.5に調整した溶液に、Ni膜5.3によるパターン付きの基板5.1を約5分間浸漬することで、置換Au膜5.5が約0.01μmの厚みで析出する。

【0065】<工程5>最後に、上記Au膜5.5上のみに選択的に、Cu膜5.6を無電解メッキで0.2μmの厚みで成膜する。このとき、無電解Cuメッキは、下地のAu膜5.5を触媒としてAu膜5.5上に選択的に成膜できる。例えば、メルテックス社製のマルブレートCU-U-390を用い、40°C、pH 13.5に調整した溶液に、Au/Ni膜5.5によるパターン付きの基板5.1を、約50分間浸漬させることによって、Cu膜5.6が約0.2μmの厚みで析出する。

【0066】上述の<工程1>~<工程5>で作成された金属記録線は、密着性が良好で、かつフレイクが全く発生しなかった。また、メッキ膜の総厚さが、0.4μmであり、配線下地層のITO膜を合わせても0.45μmと従来のCu/Au/Ni/ITO配線と比較して十分に薄い厚さの金属記録線が実現できる。さらにこの金属記録線のシート抵抗値は、約0.15Ω/□であり、表示装置のバスライン(走査線や信号線)としても十分使用可能なものである。

【0067】【第2実施例】この第2実施例の製造方法では、上記第1実施例で記載した金属記録線の製造工程において、<工程1>で形成する配線下地層(ITO膜5.2やSnO₂膜)を省略し、Pd触媒膜5.4を直接ガラス基板5.1上に所定の配線形状に選択的に配置するという方

法を用いて金属記録を作製した。

【0068】上記ガラス基板5.1上に所定の記録形状に配置する触媒としては、例えば、触媒となる金属、その化合物、イオン、コロイド等を含有する感光性材料を用いることができる。具体的には、パラジウムアセチルアセトナートをクロロホルムなどの有機溶剤に溶解したものを使いる。この感光性触媒液を、スピンドル法などでガラス基板5.1上に被布し、フォトマスクを介して紫外線を照射すると、露光された領域においてのみ、金属Pd(パラジウム)がガラス基板5.1上に析出する。その後、現像工程で、露光されなかった領域の感光液がクロロホルムなどの有機溶剤で洗い流され、それによって、残されたPdのパターンからなる感光性触媒層5.4を形成できる。

【0069】なお、この他にも、シュウ酸第二鉄と塩化パラジウムとを水酸化カリウム溶液に溶解した感光性触媒液や、シュウ酸第二鉄またはシュウ酸ルチニウムのようなシュウ酸塩と塩化パラジウムとアンモニア水とを含む感光性触媒液を用いることも可能である。この場合、感光性触媒液の基板上への均一な塗布を容易に行なえるように、例えば、ポリビニルアルコールのような親水性ペイント等を前述の感光性触媒液に添加することも有效である。さらに、紫外線照射によるAgイオンの還元反応を利用してAgを選択的に析出させる方法もある。

【0070】なお、上記の触媒付与工程の前に、必要に応じて、ガラス基板5.1表面をフッ化物含有溶液で僅かに粗化しておくことで、後工程のメッキ膜の密着性を向上させることも可能である。さらに、アミノ化合物を含有する水溶液に浸漬してガラス基板5.1表面に被膜を形成しておくことで、触媒としてのパラジウム核を良好に保持させることも可能である。

【0071】このようにして、感光性触媒液を用いてガラス基板5.1上に触媒パターン5.4を形成し、その上に、第1実施例と同様に、Cu/Au/Ni膜層膜5.6、5.5、5.3からなるメッキを施すことで、図3に示す金属記録5.7(第3実施例)が形成される。

【0072】得られた金属記録5.7は、第1実施例の製造方法で作成された金属記録(図2)と同様の特性を有しており、表示装置のバスライン(走査線や信号線)としても十分使用可能なものである。

【0073】この第2実施例のように、感光性を有するメッキ触媒を所定のパターンに選択的に配置することで、ITO膜などの配線下地層を形成せずに、より簡単なプロセスで金属記録を製造することが可能になる。また、配線下地層を必要としないため、安価で、乾燥厚の薄い金属記録を形成できるといった利点がある。

【0074】【第3実施形態】次に、図4に、一例として、第1実施例で作成した金属記録5.0をアクティブマトリクス基板に採用した場合の塗膜トランジスタ(TFT)の断面構造を示す。

【0075】ゲート配線70をなす金属配線50は、ガラス基板51上に形成された配線下地層としてのITO膜52(厚み0.05μm), Ni膜53(厚み0.2μm), Au膜55(厚み0.1μm), Cu膜56(厚み0.2μm)の積層膜によって構成されている。この積層膜のシート抵抗は、0.15Ω/□である。ゲート配線70上には、SiN_xからなるゲート絶縁膜71がCVDにより形成されている。さらにその上には、チャネル層72をなすa-Si膜、コントラクト層76としてn⁺型のa-Si膜、Alからなるソース電極74、ドレイン電極75、ITOからなる画素電極73、SiN_xからなる絶縁保護膜77が形成されている。

【0076】このようにして得られたTFT素子は、従来のドライ成膜のみによって形成されたゲート配線を用いたTFT素子とほぼ同様の特性を示すことを実験で確認できた。つまり、この発明がアクティブマトリクス駆動型LCDに適用できることを確認できた。

【0077】また、ここでは、逆タガ構造(ボトムゲート構造)のTFTを示したが、スタガ構造(トップゲート構造)のTFTに適用しても構わない。また、この発明は、TFTに限らず、2端子のダイオードなど他の非線形素子を構成することも可能である。

【0078】なお、上述のTFTは、第1実施例で作製した金属配線を用いた一例を示したが、これに限らず、第2実施例で作製した第3実施例の金属配線を用いることももちろん可能である。

【0079】次に、図4に示したTFT素子を有するアクティブマトリクス基板を用いて、液晶表示装置(LCD)を作成した。図5(A), (B)に、このアクティブマトリクス型LCDを模式的に示す。この結果、従来と同様の表示性能を有するLCDを実現できた。

【0080】図5(A)に示すように、このアクティブマトリクス型LCDは、アクティブマトリクス基板107と対向基板108に電気光学媒体である液晶109が挟持された構造になっている。アクティブマトリクス基板107は、ガラス基板上にマトリクス状に配列された複数のアクティブ素子(TFT)90と、このTFT90に隣接配置された画素電極92、さらにこの画素電極92、992…の間に縦横に延んでいる走査線(走査電極)91と信号線(データ電極)99を備えており、これらの最上部層に配向膜93をそなえている。一方、対向基板108は、ガラス基板上にカラーフィルター(RGB)95、対向電極(ITO)94、配向膜93をそなえている。そして、上記両基板107、108は、図に示すように配向膜、兩基板の間隙に液晶109が充填される。また、上記両基板の外側には偏光板97、98が配置される。なお、図5(A)に示すアクティブマトリクス型LCDの等価回路を、図5(B)に示す。

【0081】【第4実施形態】次に、この発明の第4実

施形態を説明する。この第4実施形態は、第1実施例で作製した図2に示す金属配線50を、単純マトリクス型LCDの周辺端子部の低抵抗化にも応用した一例である。

【0082】近年、LCDパネルへの駆動LCDの実装方法としてCOG(チップオンガラス(Chip on glass))実装の導入が盛んであるが、この場合、図6に示すように、LCDパネル基板81の周辺部82に実装されるドライバLSIチップ83、83…にドライバ入出力配線85を引き回す必要が生じる。

【0083】しかしながら、単純マトリクス型LCDの場合は、基板81上の配線85が一般に金属膜より電気的に高抵抗性なITO膜で形成されているので、LSIチップ83、83…周辺の引き回し配線85が微細かつ距離が長くなるにつれて、配線85での信号遅延が問題になってくる。したがって、LCDが大面積化する場合には、LCDパネル81の周辺に形成されるドライバ入出力配線85を低抵抗化する必要が生じる。

【0084】このような要求に対し、図6の断面図である図7に示すように、LCDパネル81の周辺部82で引き回されているドライバ入出力配線85の1のITO配線膜41上に、先述した第1実施例で作製したCu/Au/Ni金属膜からなる金属配線50を積層することで、容易に低抵抗化することが可能になる。なお、図7において、B1は液晶パネル、42は絶縁樹脂、43は起電極、44は導電性接着剤、46はITOインジウム錫酸化物からなる走査線であり、48は液晶、47は液晶封止剤である。また、86はFPC(フレキシブル・プリンティッド・サーキット)である。

【0085】なお、この第4実施形態では、単純マトリクス型LCDを例に説明したが、これに限らずITO配線やその他金属配線の低抵抗化が必要な用途に広く適用できることは言うまでもない。

【0086】以上のように、この発明による金属配線は、液晶表示装置(LCD)、フィールドエミッഷン表示装置(FED)、電気泳動表示装置(EPD)、プラズマ表示装置(PDP)、エレクトロクロミック表示装置(ECT)、エクタクルミネッセント表示装置(ELD)などのフラットパネルディスプレイのなかで、配線の低抵抗化のためにCuの使用が求められる場合に、有効であり、薄くて電気的特性に優れ、かつ製造が容易な配線となる。

【0087】また、この発明は、ドライ成膜に代わって、湿式成膜による配線形成が求められる場合や、表示面積の大面積化が求められる場合に極めて有効である。また、この発明は、フラットパネルディスプレイ用の金属配線の製造方法に限定されるものではなく、フラットパネル型イメージセンサに用いるアクティブマトリクス基板や、その他の分野における金属配線の製造方法としても広く応用できる。

【0088】

【発明の効果】以上より明らかなように、請求項1の発明の金属記録は、無電解メッキによって形成されたNi膜上に、無電解メッキによってCu膜またはCu/Au膜が積層された構造の金属記録において、上記Ni膜のリン含有率x%が、 $1.0 \text{ wt\%} \leq x \leq 1.5 \text{ wt\%}$ である。

【0089】この請求項1の発明のように、Ni膜のリンの含有率xが $1.0 \sim 1.5 \text{ wt\%}$ のいわゆる高含リンタイプのNi膜は、膜厚 $0.1 \mu\text{m}$ 以上の条件下で、緻密で平滑な膜を形成することが実験によって判明した。そして、この得られたNi膜上に、Cu膜やCu/Au膜を成膜しても從来のようなフレクレ不良はほとんど発生しなかった。したがって、本構造のNi膜を用いることで、原厚 $0.4 \mu\text{m}$ 未満のNi膜を用いて、Cu/Ni構造や、Cu/Au/Ni構造のメッキ膜を形成することが可能になり、メッキ総厚の低減が容易になった。

【0090】また、請求項2の発明の金属記録では、請求項1に示したように、高含リンタイプのNi膜を用いているから、表面が平滑で緻密なNi膜が得られる。したがって、このNi膜上に形成するAu膜を、最薄で $0.005 \mu\text{m}$ まで薄くした。一方、Auメッキ液のコストを考慮すると、 $0.05 \mu\text{m}$ 以下に抑制することが望ましい。この請求項2の金属記録によれば、純厚が薄く、段差が小さくなるから、液晶パネル内の信号線や走査線として採用できる。

【0091】また、請求項3の発明の金属記録では、Cu/Au/Niのメッキ膜の純厚みzを $0.2 \mu\text{m}$ 以上に設定したので、Ni膜が最も薄い $0.1 \mu\text{m}$ の場合でもCu膜の厚みを、 $0.1 \mu\text{m}$ の厚みに確保できる。したがって、電気記録としての最低限の電気特性(シート抵抗)を確保できる。また、Cu/Au/Niメッキ膜の純厚みz、 $1 \mu\text{m}$ 以下に設定したので、上記メッキ膜をLCDのバスラインに用いても、上記バスラインの段差部分が液晶層の記向状態に与える影響を無くすことが可能になる。さらに、上記バスライン上に別記録が交差するデバイス構造を有する場合でも、その段差部分で上層の記録が断線する確率を低減できる。

【0092】また、請求項4の発明の表示装置は、請求項1乃至3のいずれか1つに記載の金属記録を、走査線または信号線に用いた。したがって、この請求項4の発明によれば、真空成膜装置を必要とせず、安価な装置でバスライン(走査線や信号線)の形成が可能となる。また、無電解メッキを用いた成膜を採用するので、大面積基板に対しても均一な厚みの膜を容易に成膜できる。また、請求項1～3に記載の金属記録は、下地のNi膜バターン(あるいはAu/Niバターン)上に選択的にCu膜を成膜することが可能である。したがって、Cu膜のバターニング(エッチング)が不要であり、Cu記録を容易に実現できる。したがって、この発明によれば、製

造コストが安価で、かつ、Cu記録の適用により高性能化が可能な表示装置を実現できる。

【0093】また、請求項5に記載の薄膜トランジスタは、請求項1乃至3のいずれか1つに記載の金属記録をゲート電極とし、上記金属電極上に、傾次、ゲート絶縁膜、半導体膜、ソース・ドレイン電極が形成された構造を有する。

【0094】また、請求項6の発明のアクティブラジオタスク型の表示装置は、請求項5に記載の薄膜トランジスタを備えた。したがって、この請求項6の発明では、請求項4に記載の表示装置と同様に、表示装置に用いるTFT素子を安価に製造でき、更に、上記TFT素子を用いたアクティブラジオタスク基板の表示装置を安価に製造できる。

【0095】また、請求項7の発明の表示装置は、ドライバ入出力記録として、請求項1乃至3のいずれかに記載の金属記録を用いているので、ドライバ入出力記録を容易に低抵抗化でき、表示装置の大面積化に対応可能となる。

【0096】また、請求項8に記載の金属記録の製造方法は、ガラス基板上に酸化膜(代表的な例としてはITO膜)のパターンが設けられた基板に対し、上記酸化膜上にのみ選択的にPdなどのメッキ触媒を付与する。この結果、上記請求項1乃至3のいずれかに記載の金属記録を、上記酸化膜上にのみ選択的に形成できる。したがって、下地の酸化膜が所定の記録形状にパターンニングされていれば、メッキ膜をバターニングする必要が無く、簡単に金属記録を得ることができる。

【0097】また、請求項9の発明の金属記録の製造方法は、ガラス基板上に、メッキ触媒を含有する感光性材料を塗布し、光または紫外線照射によって上記メッキ触媒を所定の記録形状に析出させることで、ガラス基板上の所定の場所に選択的にPdなどのメッキ触媒を析出させることができる。この結果、請求項1乃至3の何れか1つに記載の金属記録を上記触媒領域上にのみ選択的に形成することが可能である。したがって、下地の触媒が所定の記録形状にパターンニングされていれば、メッキ膜をバターニングする必要が無く、簡単に金属記録を得ることができる。

【図面の簡単な説明】

【図1】 図1(A)はこの発明の金属記録の第1実施形態の構造断面図であり、図1(B)は第2実施形態の構造断面図である。

【図2】 この発明の金属記録の製造方法の第1実施例で作製した金属記録の構造断面図である。

【図3】 この発明の金属記録の製造方法の第2実施例で作製した金属記録の構造断面図である。

【図4】 この発明の第3実施形態である薄膜トランジスタ(TFT)の断面構造図である。

【図5】 図5(A)は上記第3実施形態を有するアクテ

イブマトリクス型LCDの模式図であり、図5(B)は上記アクティブマトリクス型LCDの等価回路図である。

【図6】 単純マトリクス型LCDの模式図である。

【図7】 この発明の第4実施形態である単純マトリクス型LCDの断面図である。

【図8】 従来例において、Ni膜上に直接Cuメッキを行なった際に発生する「フレ」不良の断面模式図である。

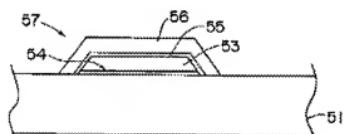
【符号の説明】

1…金属記録、10…Cu/Au/Ni積層膜、11…下地層、12…Ni膜、13…Auメッキ膜、15…無電解Cuメッキ膜、20…Cu/Ni積層膜、41…ITO記録膜、42…絶縁樹脂、50…金属記録、51…ガラス基板、52…ITO膜、53…Ni膜、54…触媒パターン、55…置換Au膜、56…Cu膜、57…金属記録、70…ゲート配線、71…ゲート絶縁膜、72…チャネル層、73…耐候性電極、74…ソース電極、75…ドレイン電極、76…コンタクト層、77…絶縁保護膜、81…液晶パネル、82…周辺部、83…ドライバLSIチップ、84…ドライバ入出力線記録、90…アクティブ素子、91…走査線、92…偏光電極、93…配向膜、94…対向電極、102…Cu膜。

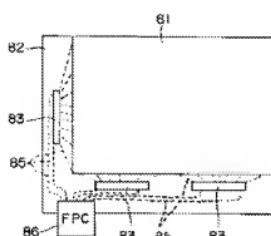
【図1】



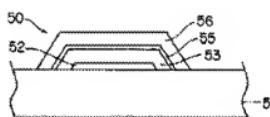
【図3】



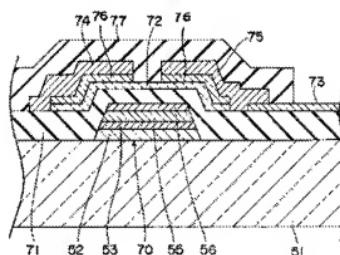
【図6】



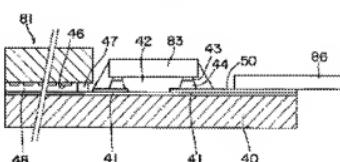
【図2】



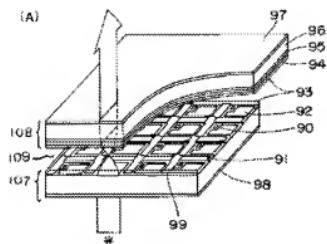
【図4】



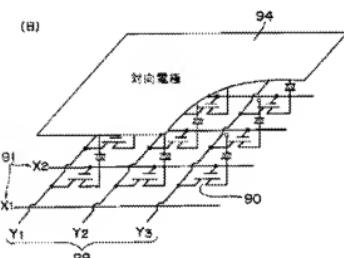
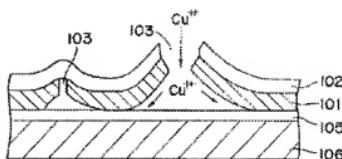
【図7】



【図5】



【図8】



フロントページの焼き

(51) Int. Cl. ⁷ 諸別記号 F I

テーマコード”(参考)

H 01 L 21/3205

H 01 L 21/88

R

29/78

617 L

617 M

(72) 発明者 近間 義雅

大阪府大阪市鶴橋区長池町22番22号 シ
ヤープ株式会社内

(72) 発明者 川島 敏

埼玉県大宮市吉野町2-3-1 メルテッ
クス株式会社内

(72) 発明者 橋本 貴治

埼玉県大宮市吉野町2-3-1 メルテッ
クス株式会社内

Fターム(参考) 2H092 GA24 GA60 JA26 JA28 JA34
JA37 JA41 JB22 JB24 JB31
JB33 KA05 KA12 KB04 MA06
MA07 MA11 MA13 MA16 MA19
NA15 NA18 NA23 NA27 NA28
4M104 AA08 AA10 BB02 BB05 BB08
BB09 BB38 CC05 DD08 DD09
DD24 DD36 DD37 DD51 DD53
D078 EE02 EE16 EE17 GG20
HH08 HH16
SC094 AA04 AA14 AA32 AA43 AA44
BA03 BA43 CA19 DA09 DA13
DB01 DB02 DB04 EA04 EA05
EA10 EB02 FA02 FB02 FB12
GB10 JA01 JA08
5F033 GG04 HH05 KK07 KK11 KK13
PP26 PP28 QQ11 QQ19 QQ73
QQ81 RR02 RR03 RR06 SS08
SS11 VV06 VV15 XX06 XX12
XX34
5F110 AA26 AA28 BB01 CC01 CC07
D002 EE02 EE15 EE41 FF03
FF29 GG02 GG15 HK03 HK09
HK16 HK21 NN02 NN24 NN72